国家重点研发计划

“高能环形正负电子对撞机相关的物理和关键技术预研究”

“XXXX”课题初步设计方案

一、CEPC物理需求对“xxx”探测器主要性能指标需求及本课题拟解决关键问题的分析

1、主要性能指标需求的分析

。

2、本课题拟解决关键问题

验证半数字化读出ASIC性能，研究海量通道数据获取系统方案，探究电子学读出系统与探测器集成设计方案

二、拟采用的技术方案及方案可行性分析

1、拟采用的技术方案

读出系统拟采用可扩展读出电子学系统(SRS)，整个系统由前端读出板(FEB)、探测器接口板(DIF)和数据采集板(DAQ)构成。FEB板利用Omega小组设计半数字化读出芯片，将电子学集成至探测器读出板上；接口板(DIF)将FEB数据读出，同时为FEB板提供慢控制、供电以及刻度功能；多层DIF板数据由DAQ板打包至服务器，DAQ板同时还为整个系统提供时钟和触发同步功能。同时HCAL读出架构可以应用至ECAL，下图是数据获取系统方案结构示意图。



2、技术方案的可行性分析

目前有多款数字化读出和半数字化读出ASIC可供使用，其中有专门为微结构气体探测器设计的Microroc芯片，Microroc芯片动态范围2fC~500fC，厚度1.4mm，能够满足读出需求，目前已有研究小组成功将Microroc与探测器读出板集成[[1]](#endnote-1)，其面积大小为32.4×48.4cm2，PCB厚度为1.2mm；DAQ采用的SRS的读出架构，由CERN的RD51小组为MPGD探测器设计提出[[2]](#endnote-2)，CALICE小组设计的SDHCAL原理样机即采用SRS架构设计，同时核探测与核电子学国家重点实验室为PandaX III设计的读出电子学已成功实现SRS架构读出，SRS架构可以设计大规模数据获取方案用于量能器系统数据获取，也可以设计中小规模数据获取方案用于原理样机设计。

三、初步设计方案及进展

1、

2、目前用于验证读出原理的电子学系统已经设计并测试完成，这套系统主要用于验证Microroc芯片性能及电子学读出方案，由探测器读出板、前端电子学板和数据获取板构成，芯片测试及探测器联调工作良好，动态范围、噪声、读出通道数能够满足要求；下一步计划将ASIC与探测器读出板集成，用于验证集成式读出和时钟触发同步方案，目前正在设计PCB中

四、现有的人员及技术支撑条件简述

1、

2、目前读出电子学架构已有PandaX III的成功设计方案供参考

1. Adloff C, Blaha J, Chefdeville M, et al. Construction and test of a 1× 1m 2 Micromegas chamber for sampling hadron calorimetry at future lepton colliders[J]. Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment, 2013, 729: 90-101. [↑](#endnote-ref-1)
2. Martoiu S, Muller H, Tarazona A, et al. Development of the scalable readout system for micro-pattern gas detectors and other applications [J]. Journal of Instrumentation, 2013, 8(03): C03015. [↑](#endnote-ref-2)